星期 節次	星期一	星期二	星期三	星期四	星期五
第一節 8:00~8:50				數位邏輯設計 電一甲(電 317)	數位邏輯設計 電一甲(電 317)
第二節 9:00~9:50				數位邏輯設計 電一甲(電 317)	FPGA/CPLD 實習 電一甲(電 317)
第三節 10:00~10:50					FPGA/CPLD 實習 電一甲(電 317)
第四節 11:00~11:50		數位邏輯設計 電一乙(電 317)	數位邏輯設計 電一乙(電 317)		FPGA/CPLD 實習 電一甲(電 317)
第五節 1:00~1:50		FPGA/CPLD 實習 電一乙(電 317)	數位邏輯設計 電一乙(電 317)		
第六節 2:00~2:50		FPGA/CPLD 實習 電一乙(電 317)			
第七節 3:00~3:50		FPGA/CPLD 實習 電一乙(電 317)	專題製作(一、四)		
第八節 4:00~4:50			專題製作(一、四)		
第九節 6:40~7:25			專題製作(一、四)		程式設計與實習 四職電二乙 (教 307)
第十節 7:30~8:15					程式設計與實習 四職電二乙 (教 307)
第十一節 8:25~9:10					