電機館 317 教室上課時間表 修改日期: 112/01/30

星期節次	星期一	星期二	星期三	星期四	星期五	星期六
第一節 8:00~8:50	微處理機應用實務 (合班-選修) 羅慶權(電二甲乙)			物聯網應用實務 (合班-選修) 羅慶權(電四甲乙)		
第二節 9:00~9:50	微處理機應用實務 (合班-選修) 羅慶權(電二甲乙)		晶片設計導論(合班-選修) (全英授課) 陳瓊安(電二甲乙)	物聯網應用實務 (合班-選修) 羅慶權(電四甲乙)	數位電路設計(全英授課) 陳瓊安(研一)	物聯網實務 謝飛虎(職電四)
第三節 10:00~10:50	微處理機應用實務 (合班-選修) 羅慶權(電二甲乙)		晶片設計導論(合班-選修) (全英授課) 陳瓊安(電二甲乙)	物聯網應用實務 (合班-選修) 羅慶權(電四甲乙)	數位電路設計(全英授課) 陳瓊安(研一)	物聯網實務 謝飛虎(職電四)
第四節 11:00~11:50			晶片設計導論(合班-選修) (全英授課) 陳瓊安(電二甲乙)	物聯網應用實務 (合班-選修) 羅慶權(電四甲乙)	數位電路設計(全英授課) 陳瓊安(研一)	物聯網實務 謝飛虎(職電四)
第五節 1:00~1:50		FPGA/CPLD 實務 (合班-選修) 王柏仁(電一甲乙)	書報討論 智控組:陳瓊安			微處理機實務 蘇益立(職電四)
第六節 2:00~2:50		FPGA/CPLD 實務 (合班-選修) 王柏仁(電一甲乙)	書報討論 智控組:陳瓊安			微處理機實務 蘇益立(職電四)
第七節 3:00~3:50		FPGA/CPLD 實務 (合班-選修) 王柏仁(電一甲乙)				微處理機實務 蘇益立(職電四)
第八節 4:00~4:50						微處理機實務 蘇益立(職電四)
第 C 節 5:00~5:50						
第九節 6:40~7:25	FPGA/CPLD 實習 王柏仁(電四重)			微處理機 蘇益立(電四重)	FPGA/CPLD 實務 王柏仁(職電四)	
第十節 7:30~8:15	FPGA/CPLD 實習 王柏仁(電四重)			微處理機 蘇益立(電四重)	FPGA/CPLD 實務 王柏仁(職電四)	
第十一節 8:25~9:10	FPGA/CPLD 實習 王柏仁(電四重)			微處理機 蘇益立(電四重)	FPGA/CPLD 實務 王柏仁(職電四)	